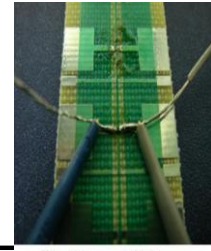
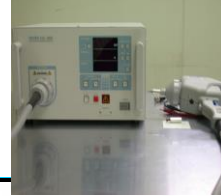


## 工作項目

標題：大毅靜電抑制器 ESD Suppressor 特性分析

1. 利用黃光微影製程研發靜電抑制器。
2. 不同放電距離對靜電抑制器的觸發電壓之影響。
3. 用 TLP 測試 ESD Suppressor 之觸發電壓。



The fixture of TLP system

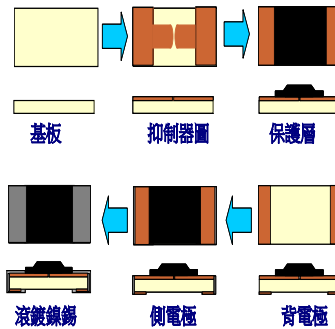


## 內容摘要

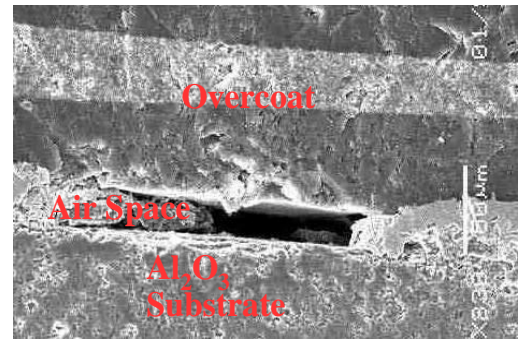
ESD Suppressor 基本製程流程圖：

由陶瓷基板到抑制器製程包含了濺鍍、上光阻、軟烤，曝光、顯影，電鍍銅，去膜、蝕刻。

尖端放電元件之操作原理為：當靜電通過兩端電極時，因其所行程的高電場將空氣游離而形成電弧而導通。



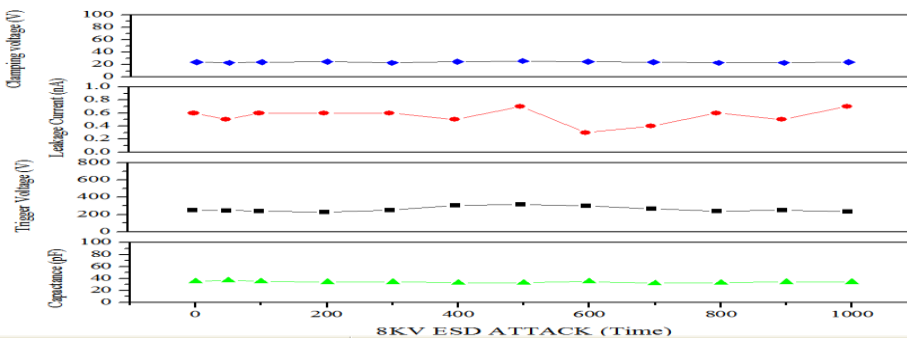
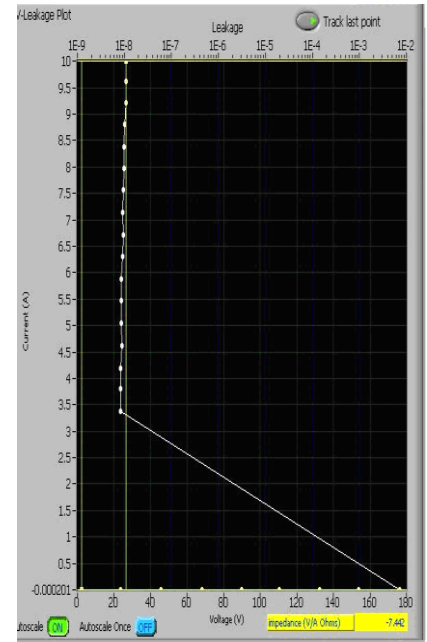
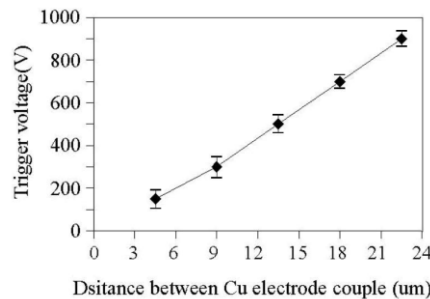
基本製程流程圖



SEM 間距顯微結構圖

## 實習成果

1. 由圖中得知，間距越大觸發電壓越大
2. 由右圖得知產生 Trigger Voltage 大約在 176V，產生電流為 3.37A，做動了晶片，使原本電流微小的晶片，瞬間產生大電流，由歐姆定律而之  $V=I \cdot R$ ，當  $V \downarrow$  電流  $I$  就會上升，對應上圖在 176V 電壓被箝制在 24V 附近，而保護 IC 不受高靜電之攻擊。



## 材料工程

實習單位：研發部

實習廠區：大毅科技股份有限公司

實習期間：97.7.24-98.7.23

姓名：彭文志

指導老師：盧榮宏 教授

指導主管：梁懷哲